

1 | DDR5 시대의 도래

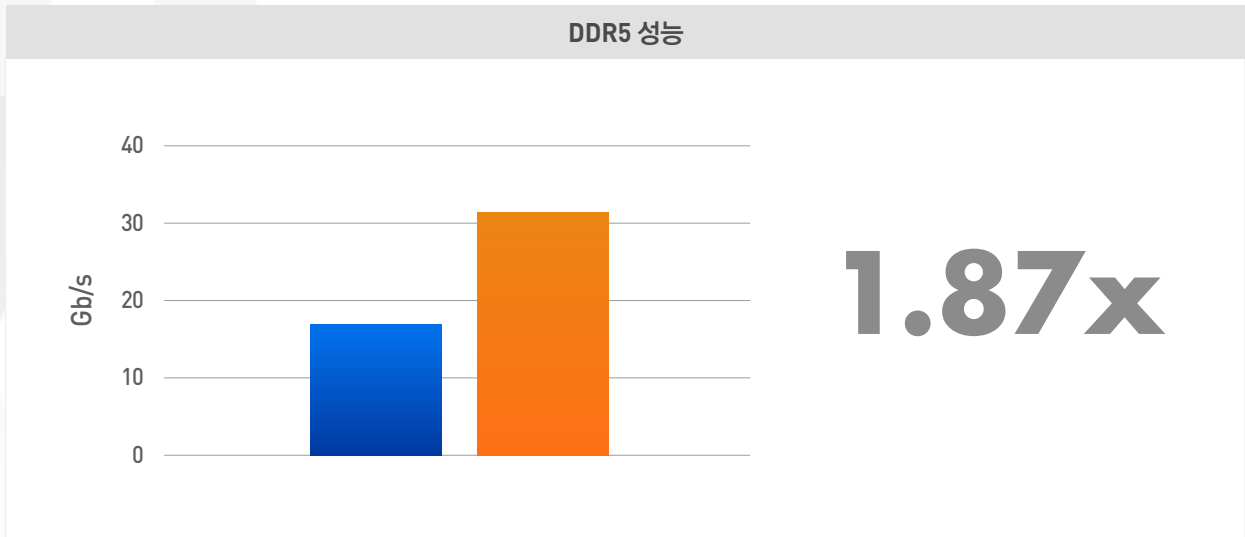
■ 향후 3년간 DDR5 본격화로 DRAM 제품 성능 향상에 기여할 전망

- 차세대 DRAM 제품인 DDR5는 응용처별로 제품 출시 본격화 예상
 - 차세대 DRAM 제품(DDR5, LPDDR5, GDDR6)은 향후 메모리 기술의 가장 큰 변화 중 하나를 이끌 전망
 - PC/서버 애플리케이션에는 DDR5가, 모바일 애플리케이션에는 LPDDR5, 그래픽 애플리케이션에는 GDDR6가 2020년부터 도입되며 2021년부터 본격화 전망
 - DDR5는 차세대 D램 규격으로 빅데이터, 인공지능, 머신러닝 등에 최적화된 초고속, 고용량 제품임
 - 시장조사기관 옴디아에 따르면 DDR5의 수요가 2021년부터 본격적으로 발생하기 시작해 2022년에는 전체 D램 시장의 10%, 2024년에는 43%로 지속 확대될 것으로 예상함

DRAM 주요 사양					
	DDR5	DDR4	DDR3	DDR2	DDR
Data Transfer Rate (Mbps)	3200~6400	1600~3200	800~1600	400~800	200~400
Operating Voltage (V)	1.1	1.2	1.5/1.35	1.8	2.5
Capacity	8Gb~32Gb	4Gb~16Gb	512Mb~4Gb	128Mb~2Gb	64Mb~1Gb
Release Year	2020	2013	2008	2004	2001

출처 | SK Hynix

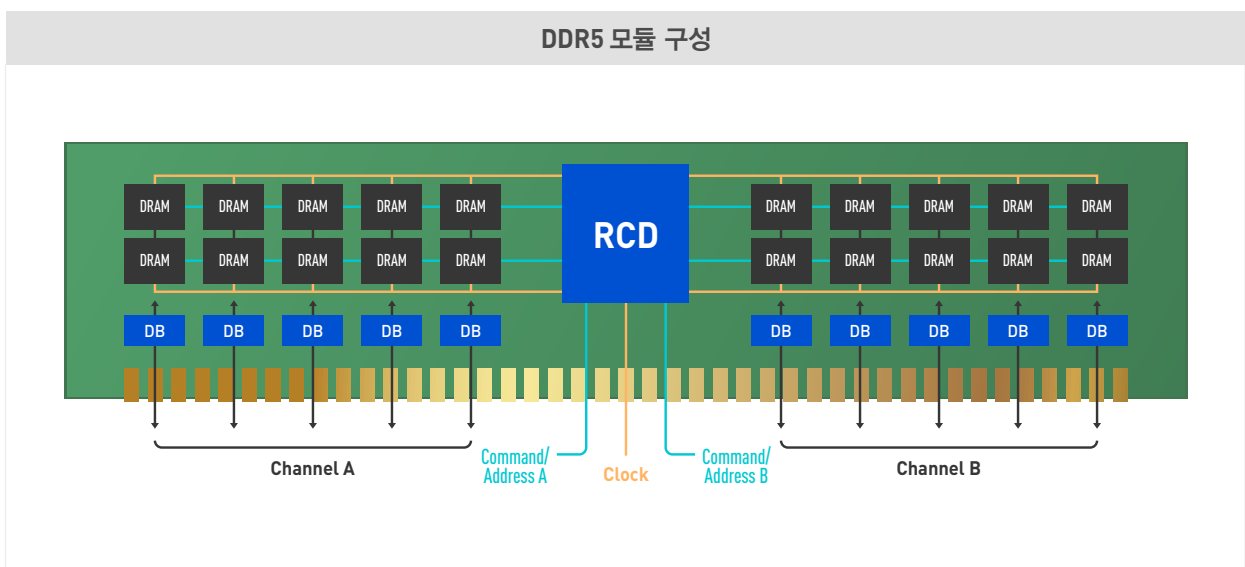
- DDR5 특징: 고성능 + 저전력 + 안정성
 - 고성능: DDR4 대비 약 2배 성능(속도) 개선
 - DDR5는 DDR4의 3,200Mbps 대비 4,800Mbps ~ 5,600Mbps로 약 2배 수준의 성능을 구현
 - DDR5 SDRAM은 16n 프리페치 버퍼를 사용하여 더 높은 속도를 구현 가능. DDR5는 최대 4개의 Bank Group을 사용하는 DDR4에 비해 최대 8개의 Bank Group 구현이 가능



출처 | 마이크론

- **저전력:** DDR4 대비 약 30% 전력 소모 절감 구현
 - 일반적으로 1.2V에서 동작하는 DDR4와 달리 DDR5는 1.1V에서 동작하기 때문에, 전력량 감소, 배터리 시간 증가 및 에너지 비용 감소에 기여할 전망

- **보안성과 안정성:** ECC(Error Correction Code)를 칩에 내재화. 외부ECC도 2개 장착
 - DDR4와는 달리 DDR5에서는 각 칩에 컨트롤러(ECC)가 내장되어 있으며, 모듈 레벨에서 2개의 외부 DRAM ECC(DDR4의 1개)가 채택됨
 - 이러한 변화로 인해 DDR5는 80비트 인터페이스(8비트 x 8 + 8비트 x 2)를 위해 8개의 칩과 2개의 컨트롤러에서 실행되어 보안성과 안정성을 강화함



출처 | Rambus

■ SK하이닉스는 2020년 10월 서버/PC용 DDR5 제품 출시

- SK하이닉스는 SoC(System On Chip) 업체 등과 현장 분석실(On-site Lab) 공동 운영, 실장 테스트(System Level Test), 각종 시뮬레이션 등을 진행해 DDR5의 동작 검증을 완료
- 또한 DRAM 특성에 영향을 미치는 RCD(Register Clock Driver), PMIC(Power Management IC) 등 모듈을 구성하는 주요 부품들 간의 호환성 검증도 완료하여 DDR5 시대 본격화 시대를 준비

■ DDR5 본격화에 따른 DRAM 시장 영향 분석

■ DRAM 칩사이즈(+15 ~ 20%) 증가로 향후 DRAM 공급량 증가에 제한적 요소로 작용 전망

- DDR5는 DDR4 대비 약 2배 성능(속도) 개선을 위해 더 많은 ECC가 추가로 장착되어 칩사이즈가 증가함
 - DDR5는 80비트 인터페이스(8비트 x 8 + 8비트 x 2)를 위해 8개의 칩과 2개의 컨트롤러에서 실행되는 반면, DDR4는 72비트 인터페이스(8비트 x 8 + 8비트 x 1)용 8개 칩과 1개 D램 ECC로 구동되며 ECC는 각 칩에 내장되지 않음
 - 이로 인해 DDR5는 동일한 공정에서 생산되는 DDR4 제품보다 크기가 15%에서 20% 까지 커질 전망

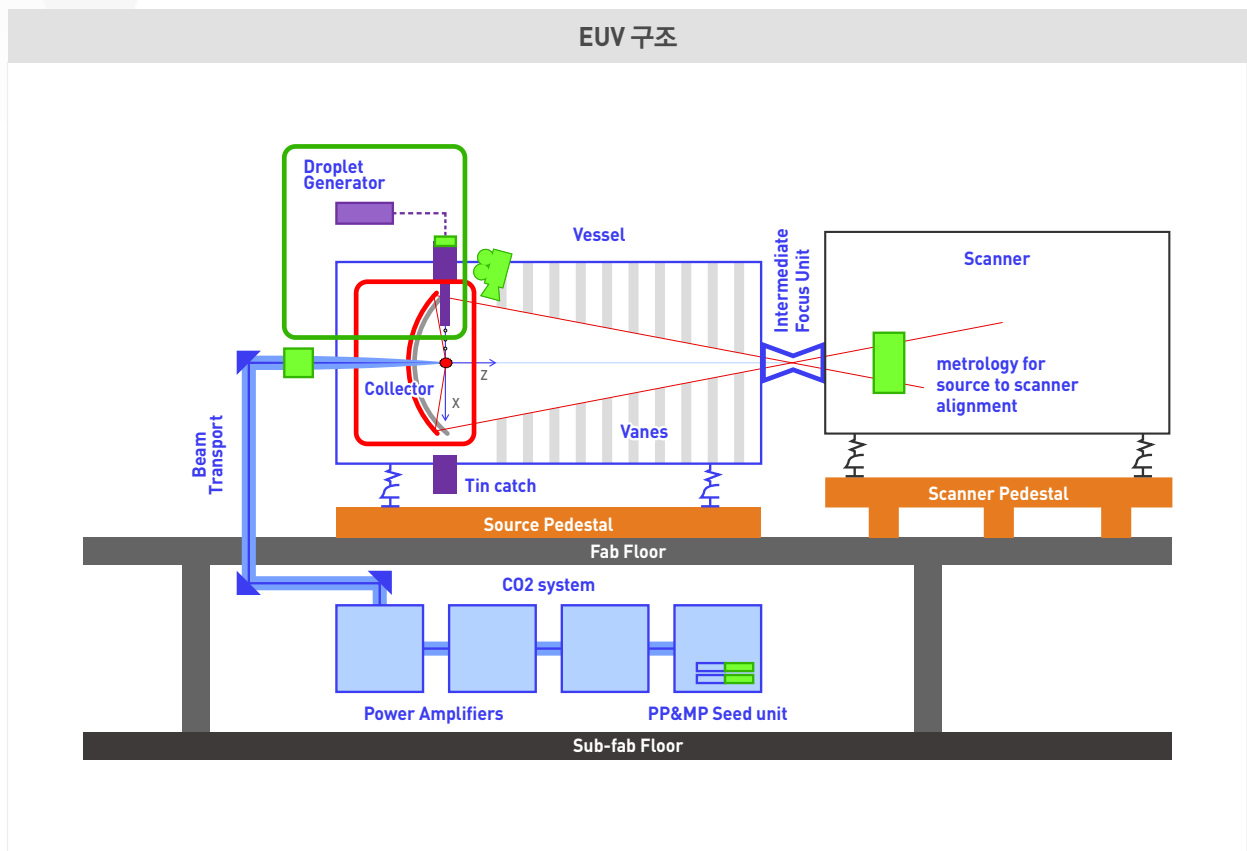


출처 | SK Hynix

- DDR5 칩사이즈 증가로 DRAM 생산효율은 중장기적으로 낮아질 전망
 - DDR5는 추가 ECC로 인해 칩사이즈 증가로 DRAM 생산량에 제한요소로 작용할 전망이며 이는 DRAM 중장기 수요 공급에도 영향을 줄 것으로 예상됨

■ DRAM 칩사이즈 증가를 최소화 하기 위해 EUV(Extreme Ultra Violet) 공정 본격화 예상

- DRAM 업계는 DDR5, LPDDR5, GDDR6 등 신 D램 제품 칩 크기가 2020년 이후 성장함에 따라 칩 크기를 줄이기 위해 EUV 공정이 더 필요
- DRAM 업체 중에서는 이미 1xnm 공정으로 EUV를 사용하고 있으며, 로직/파운드리, DRAM에 모두 활용. DRAM 업체들의 EUV조기 채택이 D램 기술 이전과 서버 D램 품질 개선에 원활한 EUV 채택에 도움이 될 전망
- EUV 공정은 기존 공정 대비 마스크와 레이어의 총 수를 20% 감소시켜 DRAM 생산 공정을 현재 (DPT/QPT) 공정보다 단순화할 수 있을 것으로 기대



출처 | ASML